

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-199997

(43)公開日 平成9年(1997)7月31日

(51)Int.Cl.⁶
H 03 J 7/02
H 04 L 27/227

識別記号 庁内整理番号
8119-5J

F I
H 03 J 7/02
H 04 L 27/22

技術表示箇所
B

審査請求 未請求 請求項の数13 O L (全 9 頁)

(21)出願番号

特願平8-9874

(22)出願日

平成8年(1996)1月24日

(71)出願人 000221029

東芝エー・ブイ・イー株式会社
東京都港区新橋3丁目3番9号

(71)出願人 000003078

株式会社東芝
神奈川県川崎市幸区堀川町72番地

(72)発明者 安西 俊一

東京都港区新橋3丁目3番9号 東芝エー・ブイ・イー株式会社内

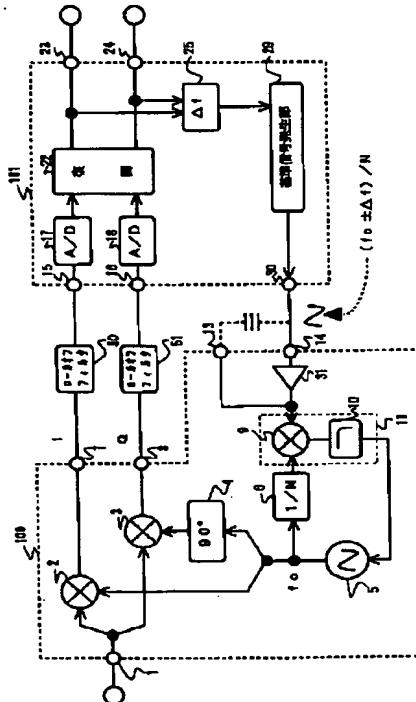
(74)代理人 弁理士 須山 佐一

(54)【発明の名称】 AFC回路

(57)【要約】

【課題】 デジタル放送を受信する受信機における、受信信号の周波数離調を補正するAFC回路を提供する。

【解決手段】 デジタル復調部100の出力から、アナログ検波部101の出力の周波数離調データ Δf を得る。基準信号発生部29は、周波数離調データ Δf に基づいて、周波数 f なる基準周波数信号を生成する。これをPLL回路11の基準位相比較信号として供給すれば、基準周波数信号 f は、VCO5の発振周波数を f_0 、分周器6の分周比をNとした場合、 $f = (f_0 + \Delta f) / N$ を満足するような帰還が、システム全体にかかるので、周波数離調を取り除くことができる。



Best Available Copy

【特許請求の範囲】

【請求項1】 受信したデジタル放送の中間周波数信号の周波数離調を補正するAFC回路において、前記中間周波数信号を任意のデジタル復調システムに対応して周波数変換する検波手段と、前記検波手段の検波用再生キャリアを生成する発振器の位相同期制御手段と、前記検波手段で得られた検波出力の周波数離調に応じて前記位相同期制御手段を制御するよう構成したことを特徴とするデジタル放送用AFC回路。

【請求項2】 前記位相同期制御手段は、一方の入力が前記検波出力の所望周波数との周波数離調に対応して周波数が変化するような連続波信号である基準位相比較信号、他方の入力が前記発振器出力を任意の分周比で分周された分周出力である位相比較手段と、前記位相比較手段の出力を入力とする低域通過フィルタとからなることを特徴とする請求項1記載のAFC回路。

【請求項3】 前記位相同期制御手段は、一方の入力が任意の固定周波数信号である基準位相比較信号、他方の入力が前記発振器出力を任意の分周比で分周された分周出力である位相比較手段と、前記位相比較手段の出力を入力とする低域通過フィルタと、一方の入力が前記低域フィルタの出力、他方の入力が前記検波出力の所望周波数との周波数離調に対応して値が変化する電圧や電流等で、これらを任意の比及び任意の符号を付加して加算する加算器とからなることを特徴とする請求項1記載のAFC回路。

【請求項4】 前記検波手段は、一方の入力が中間周波数信号である少なくとも2つ以上の乗算器群と、検波用再生キャリアをそれぞれ任意の位相関係で分配出力し、前記乗算器群の他方の入力へ供給する移相手段と、前記検波用再生キャリアを任意の分周比で分周し、前記位相同期制御手段へ供給する分周器とからなることを特徴とする請求項1記載のAFC回路。

【請求項5】 前記連続波信号の入力端子と、該入力端子とは別の端子と、前記端子間に振動子を接続することで発振可能な第2の発振器とを設け、前記連続波信号が供給されない場合には前記第2の発振器を発振させ、発振出力を前記位相同期制御手段の位相比較基準信号として選択可能としてなることを特徴とする請求項2記載のAFC回路。

【請求項6】 前記検波出力の所望周波数との周波数離調に対応して周波数が変化するような連続波信号は、前記検波出力群を入力とする各フィルタと、前記フィルタの各出力を所望のデジタル変調方式に対応して復調し、少なくとも2軸以上の復調データを出力す

るデジタル復調手段と、

前記少なくとも2軸以上の復調データ出力から、現状の前記検波出力の周波数と所望する同周波数との誤差分あるいは誤差方向を検出する周波数離調検出手段と、ある基準周波数信号に対し、前記検出手段の検出結果に応じて周波数を増減して出力するオフセット手段とから生成することを特徴とする請求項2記載のAFC回路。

【請求項7】 前記検波出力の所望周波数との周波数離調に対応して値が変化する電圧や電流等は、

前記検波出力群を入力とする各フィルタと、前記フィルタの出力を所望のデジタル変調方式に対応して復調し、少なくとも2軸以上の復調データを出力するデジタル復調手段と、前記少くとも2軸以上の復調データ出力から、現状の前記検波出力の周波数と所望する同周波数との誤差分あるいは誤差方向を検出する周波数離調検出手段と、ある基準値を有する電圧や電流等に対し、前記検出手段の検出結果に応じて値を増減して出力するオフセット手段とから生成することを特徴とする請求項3記載のAFC回路。

【請求項8】 前記周波数離調検出手段は、周波数誤差分をデータとして出し、前記オフセット手段では、前記出力データに対して1:1対応となるよう増減することを特徴とする請求項6または7記載のAFC回路。

【請求項9】 前記周波数離調検出手段は、周波数のずれている符号方向をデータとして出し、前記オフセット手段では、任意の一定値を元の各値から前記符号方向に増減して出力することを特徴とする請求項6または7記載のAFC回路。

【請求項10】 前記加算器の入力において、一方の入力である前記位相同期制御部の出力を他方の入力に比べて時定数を小さく設定したことを特徴とする請求項3または請求項7記載のAFC回路。

【請求項11】 前記周波数離調検出手段において離調が検出されていない場合には、検出されている場合に比べて前記検波用再生キャリアの周波数変化度を増やすことを特徴とする請求項2または6記載のAFC回路。

【請求項12】 前記連続波信号は、固定基準周波数をクロックとして任意のカウント値で自己リセットするカウンタと、前記周波数離調手段の検出結果により前記自己リセットされるカウント値を可変する手段と、前記カウンタ出力を、前記位相同期制御手段の位相比較基準信号として利用可能な波形に整形する手段とから生成することを特徴とする請求項6記載のAFC回路。

【請求項13】 前記カウンタの固定基準周波数のクロックとして、検波出力のA/D用サンプリングクロックを用いてなることを特徴とする請求項12記載のAFC回路。

50 【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、例えばデジタル放送を受信する受信機において、送信側あるいは受信側選局装置のいずれかに起因する受信信号の周波数離調を補正するためのAFC（自動周波数制御）回路に関する。

【0002】

【従来の技術】従来のデジタル放送用のAFC回路として、衛星放送用QPSK復調システムを例にして説明する。図3は、デジタル回路によりAFCを構成した例である。

【0003】入力端子1より供給される第2の中間周波数(2nd IF)信号は、乗算器2, 3の一方の入力としてそれぞれ供給する。電圧制御発振器(VCO)5で生成された再生キャリアは、90°移相器4を介し、乗算器2の他方の入力に対して乗算器3の他方の入力が90°の位相遅れを持つように供給し、各乗算出力から直交検波出力I, Q出力をそれぞれ得る。

【0004】ここで、VCO5の再生キャリア出力は、任意の分周比の1/Nに設定されている分周器6を介して、乗算器9とフィルタ10からなるPLL回路11の乗算器9へ供給する。さらにPLL回路11の出力を、周波数制御電圧としてVCO5に帰還するようなループを構成する。ここで、PLL回路11において、位相精度のよい基準位相信号源を用いることにより、再生キャリアの位相雑音を低減している。

【0005】I, Q出力は、A/D変換器17, 18によりデジタル信号に変換し、デジタルAFC回路19に供給する。デジタルAFC回路19は、直交検波信号の周波数離調分に相当するAFC制御信号により、周波数離調を取り除して出力できる。この周波数離調が除去されたデジタル直交検波出力を、ロールオフフィルタ20, 21へ供給し、規定のロールオフ率でフィルタリングされた後、複素乗算器等で構成した復調回路22へ出力し、I軸, Q軸の各QPSK復調データを得ることができる。

【0006】ここで、復調データは周波数離調検出回路25へそれぞれ供給し、単位時間あたりのビット変化や位相変化を検出することにより、QPSK検波出力の周波数離調を検出する。この周波数離調検出出力を、デジタルAFC回路19へ供給することにより、周波数離調がなくなる方向のAFCループ制御がかかるようにシステムが動作し、デジタル直交検波出力の周波数離調分を取り除くことができる。

【0007】一方、安価なデジタルQPSK復調器では、アナログ回路によるロールオフフィルタを用いることがある。その場合は、図4のようにアナログ直交検波部をループに含めるAFC（アナログAFC）を用いて周波数離調を除去する。以下にアナログAFC回路の構成について説明する。ただし、デジタルAFCと同一

機能ブロックには同符号を付し、詳細な説明は省略する。

【0008】乗算器2, 3の一方の入力には2nd IF信号が、他方の入力には90°の位相差を持つ再生キャリアがそれぞれ供給され、各乗算出力から直交検波出力I, Q出力を得る点はデジタルAFCと同様である。ここで、VCO5の発振周波数は、直交検波信号の周波数離調分に対応する直流制御電圧で可変され、これにより再生キャリア周波数を補正し、直交検波出力の周波数離調を取り除く。

【0009】I, Q出力は、アナログロールオフフィルタ50, 51を介した後、A/D変換器17, 18によりデジタル信号に変換する。デジタル直交検波信号は、複素乗算器などで構成された復調回路22へ出力され、複素乗算出力としてI軸, Q軸の各QPSK復調データを得ることができる。

【0010】ここで、復調データは周波数離調検出回路25へそれぞれ供給し、上記と同様にQPSK検波出力の周波数離調が検出できる。この周波数離調検出出力は、D/A回路26に供給し、アナログ量の直流電圧(AFC制御電圧)に変換する。これをVCO5に供給することで、周波数離調がなくなるようにVCO5の発振周波数が変化し、前記アナログ直交検波出力の周波数離調分を取り除くようなAFCループを構成している。

【0011】QPSK復調システム等において自動周波数制御(AFC)をかけるのは、ロールオフフィルタの入力端において周波数離調を取り除くためである。つまり、デジタル回路によるAFCを用いた場合、ロールオフフィルタもデジタルフィルタとして、AFCループ内に配置する必要がある。しかし、デジタル回路で構成したロールオフフィルタを復調用デジタルIC等に内蔵するような場合、素子数や消費電力の増加によるチップやパッケージのコストアップを招き、今後予想される伝送レートのUPに際しては、デジタル量への変換サンプリングクロックの高速化を余儀なくされ、さらに消費電力面等で不利になる。

【0012】一方アナログAFC構成の復調システムでは、ロールオフフィルタはアナログ/デジタルの別を問わないため、一般的に安価なアナログフィルタを用いることが多い。この場合、再生キャリア発生用VCO5はAFC制御電圧により制御されるため、別ループとなるPLLは構成できず、VCO5に用いる発振器単体において、良好な位相雑音特性が要求される。その際、優れた素子特性を持つ、ディスクリート部品を用いてVCO5を構成すれば、所望の位相雑音特性を満足させることは可能とおもわれる。しかしながら、直交検波回路等と共にアナログICにVCO5を内蔵するような場合、ICに用いられるプロセス性能が飛躍的に向上しない限り、満足する位相雑音特性を得るのは非常に困難である。

【0013】

【発明が解決しようとする課題】以上説明したように従来のAFC回路では、デジタル放送で用いられているデジタルAFC方式・アナログAFC方式の両AFC方式とも、コスト面あるいは位相雑音といった特性面の何れかにおいて課題を抱えている。

【0014】この発明は、デジタル放送を受信する受信機における、受信信号の周波数離調を補正するAFC回路を提供する。

【0015】

【課題を解決するための手段】この発明は上記した課題を解決するために、受信したデジタル放送の中間周波数信号の周波数離調を補正するAFC回路において、前記中間周波数信号を任意のデジタル復調システムに対応して周波数変換する検波手段と、前記検波手段の検波用再生キャリアを生成する発振器の位相同期制御手段と、前記検波手段で得られた検波出力の周波数離調に応じて前記位相同期制御手段を制御するよう構成したことを特徴とする。

【0016】このような構成とすることにより、検波手段で得られた検波出力の周波数離調に基づき、検波用再生キャリアを生成する発振器の位相同期制御手段を制御することで、受信したデジタル放送の中間周波数信号の周波数離調を補正できるとともに、満足する検波用再生キャリアの位相雑音特性を得ることができる。

【0017】

【発明の実施の形態】以下、この発明の実施の形態について、図面を参照しながら詳細に説明する。図1はこの発明の一実施の形態を説明するためのブロック図である。この実施の形態において図3と同一の構成部分には同一の符号を付し、ここでは異なる部分を中心にして説明する。

【0018】図1において、入力端子1より供給される第2中間周波数(2nd IF)信号は、乗算器2、3の一方の入力としてそれぞれ供給する。電圧制御発振器(VCO)5により生成された再生キャリアは、90°移相器4を介して乗算器2の他方の入力に対し、乗算器3の他方の入力が90°の位相遅れを持つようにそれぞれ供給し、各乗算出力から直交検波出力I、Q出力を得る。

【0019】ここで、VCO5の再生キャリア出力は、任意の分周比:1/Nに設定されている分周器6を介して位相比較器9、ループフィルタ10からなるPLL回路11へ供給し、PLL回路11の出力を周波数制御電圧としてVCO5に帰還するようなループを構成する。

【0020】I、Q出力は、ロールオフフィルタ50、51を介してA/D変換器17、18へ供給し、ここでデジタル信号に変換する。デジタル検波出力は、複素乗算器等で構成される復調器22へ供給し、演算出力がI軸、Q軸の各QPSK復調データとなる。

10

20

30

40

50

【0021】I、Q各復調データは、周波数離調検出回路25へそれぞれ供給し、ここで復調データの単位時間当たりのビット変化や位相変化を検出すること等により、QPSK検波出力の周波数離調(Δf)データを得ることができる。基準信号発生部29は、周波数離調データに基づいて、周波数fなる基準周波数信号を生成する。これをPLL回路11の基準位相比較信号として供給すれば、fは、VCO5の発振周波数をfo、分周器6の分周比をNとした場合、 $f = (f_o + \Delta f) / N$ を満足するような帰還が、システム全体にかかるので、QPSK検波出力の周波数離調を取り除くことができる。さらに、基準信号発生部29にて位相精度のよい基準信号を生成することで、PLL回路11によりVCO5の発振出力である再生キャリアの位相雑音を低減することもできる。

【0022】なお、基準信号発生部29にて位相精度のよい基準信号を発生する手段としては複数の方法が可能である。例えばQPSKデジタル復調部やA/D変換器用のメインクロックやサンプリングクロックを入力とし、周波数離調検出回路25の検出結果に応じたタイミングで、自己リセットするようなカウンタを用いることにより、周波数fの周期の基準信号を得ることができ。一般的にクロックは、水晶振動子等の安定性に優れた振動子を用いた発振器から得るため、これらクロックから生成した基準信号は位相精度がよく、位相安定度に優れた再生キャリアを提供できる。

【0023】この実施の形態では、デジタル復調側でAFCを構成する場合でも、PLL用基準比較信号をデジタル復調部101で生成し、アナログ検波部100に供給する必要があるが、以下のよう手段によりこれは解決できる。

【0024】PLL回路11用の位相比較基準信号の入力端14とは別に第2の入力端13を設け、端子14を増幅器31を介して入力端13に接続する。デジタル復調側にAFC機能を持たない場合には、前述と同様に入力端14から位相比較基準信号を入力し、VCO5の発振周波数を制御するような構成とすればよい。一方デジタル復調側にAFC機能を有している場合には、入力端14と第2の入力端13の間に振動子を挿入し、増幅器31とともに発振器として動作するように構成する。この構成でも、水晶振動子等の位相安定度に優れた振動子を用いることで、VCO5の位相雑音は抑圧できる。

【0025】以上のような構成とすれば、アナログ検波部100をアナログICとして集積化した場合に、デジタル復調部101のAFC搭載の有無に関わらず対応することができる。従って、アナログ型のロールオフフィルタの採用ができることから、回路の集積化が容易になり、結果、安価にデジタル放送用復調器が構成できる。

【0026】図2は、この発明の他の実施の形態を説明するためのブロック図である。この実施の形態は、周波数離調検出回路25の検出データを、D/A変換器32等にてアナログ量の制御電圧 ΔV などに変換してアナログ検波部100へ帰還する構成部分が、図1の実施の形態と異なる。

【0027】キャリア再生用のVCO5出力を分周比1/Nの分周器6を介し、位相比較器9及びループフィルタ10で構成されるPLL回路11へ供給する。PLL回路11の基準位相比較信号は、水晶振動子等の位相安定度に優れた振動子Xを用いた発振器12で生成すれば、PLL回路10からVCO5の位相雑音を抑圧するような制御電圧 ΔV_o を得る。制御電圧 ΔV 及び ΔV_o を加算器35にて加算し、これをVCO5の制御電圧とすれば、周波数離調及び位相雑音を抑えるような制御(AFC及びPLL)をVCO5にかけることができる。ここで、制御電圧 ΔV 、 ΔV_o は、VCO5の制御感度や制御の向き(符号)に応じて、適宜ゲインや符号を合致させてあるか、加算器側でこれと等価な処理(加算量にオフセットをつける、符号を反転させる等)がなされているものとする。

【0028】この実施の形態では、図1の実施の形態の基準信号発生部29をQPSKディジタル復調部で構成する必要がないので、ディジタルLSIとして集積化する場合に規模面で有利になる。また、PLL及びAFCのループゲインが個別に且つ相関なく設定できる

ので、位相雑音等の復調システム別に要求される諸特性に対し適用しやすい。

【0029】

【発明の効果】以上説明したように、この発明のAFC回路によれば、集積可能な素子特性を有する素子にてデジタル復調における検波用再生キャリアの位相精度を劣化させることなく、検波出力の周波数離調を抑えることが可能となる。

【図面の簡単な説明】

10 【図1】この発明の一実施の形態を説明するためのブロック図である。

【図2】この発明の他の実施の形態を説明するためのブロック図である。

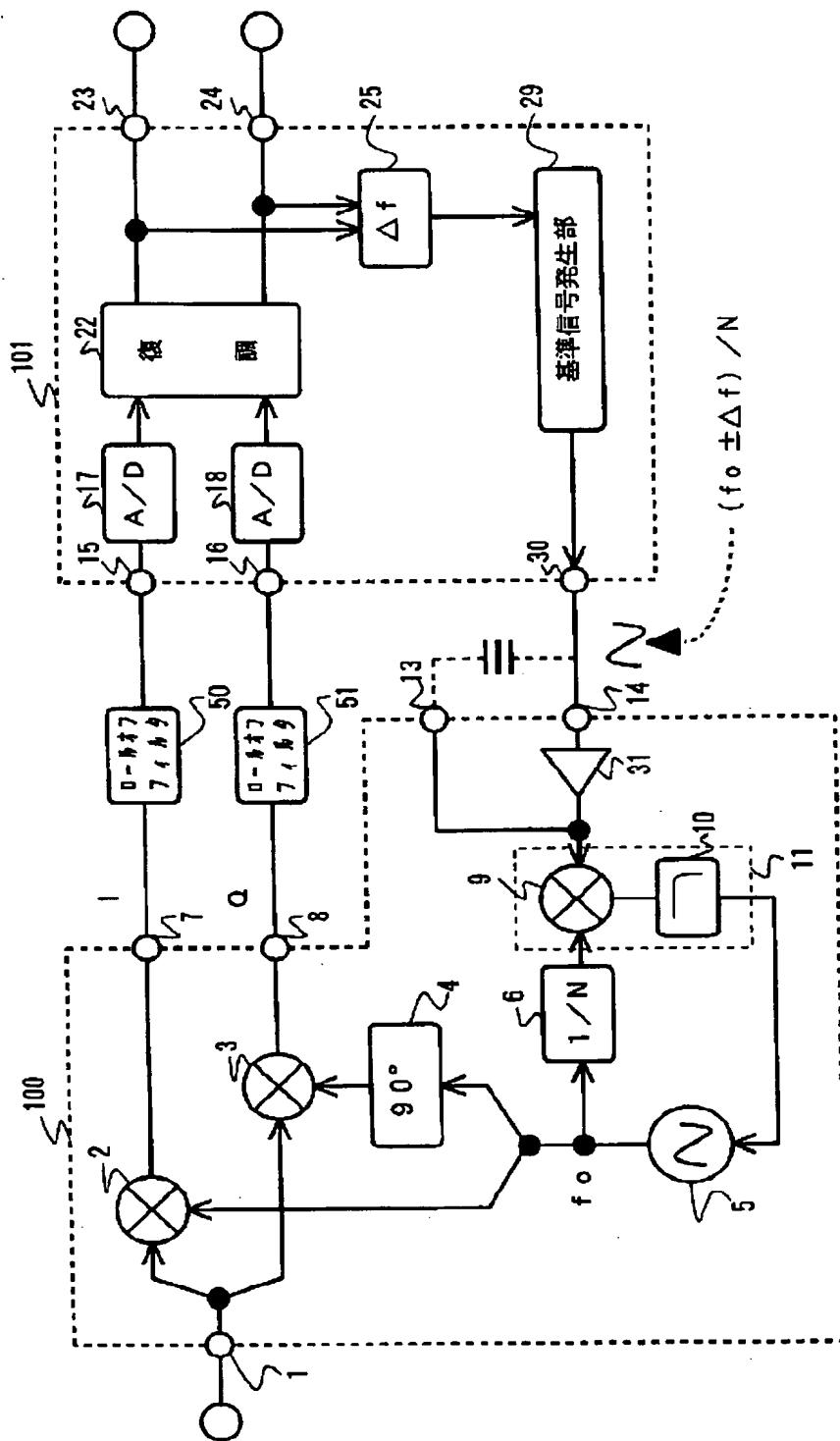
【図3】従来のディジタル放送用のAFC回路として用いたディジタル回路によるAFC回路のブロック図。

【図4】アナログAFCを用いて周波数離調を除去した、従来のAFC回路のブロッフ図。

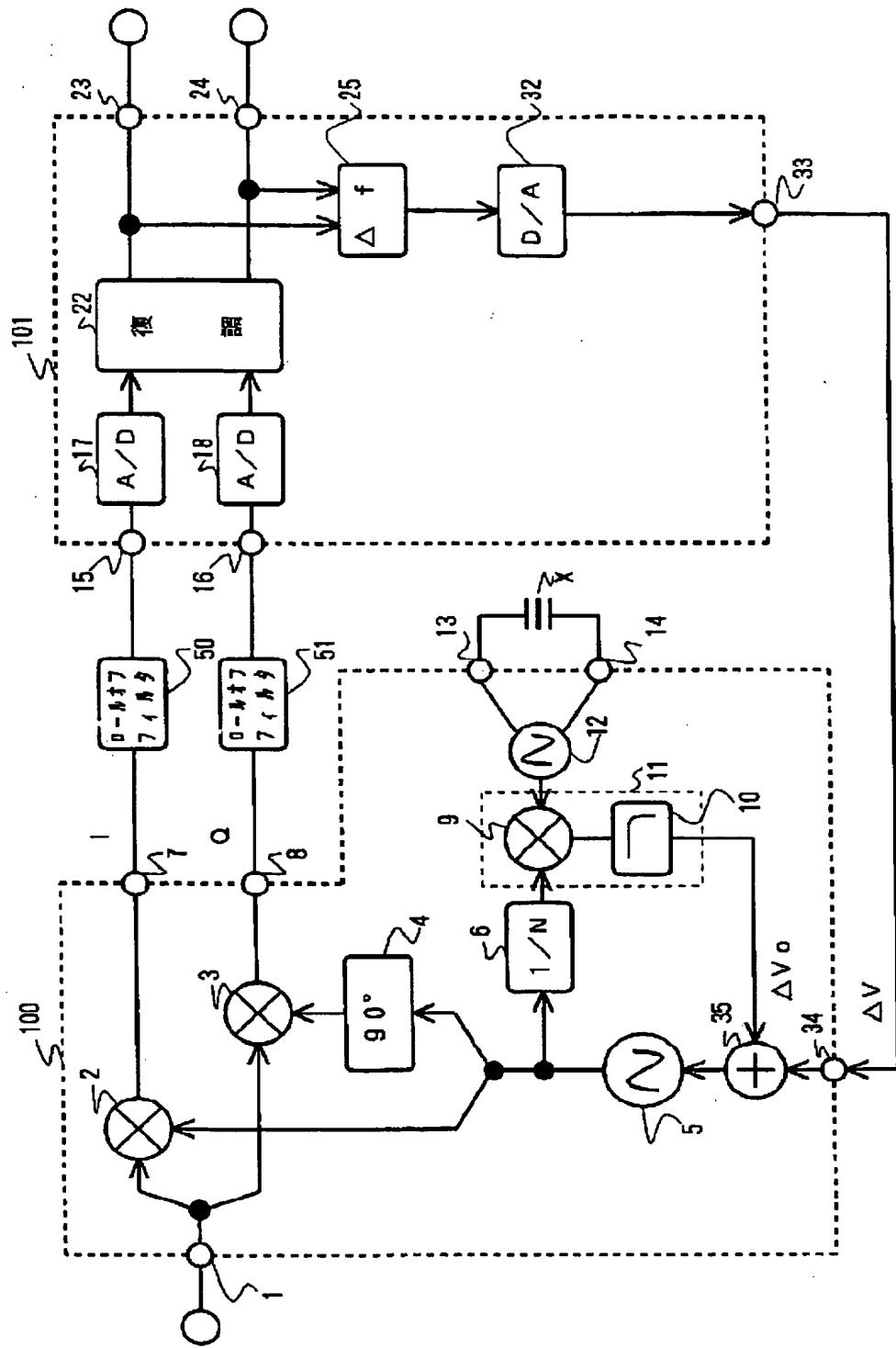
【符号の説明】

20 2, 3…乗算器、4…90°移相器、5…VCO、6…分周器、11…PLL回路、12…発振器、17, 18…A/D変換器、22…復調器、25…周波数離調検出回路、29…基準信号発生部、31…増幅器、32…D/A変換器、35…加算器、50, 51…ロールオフフィルタ、100…アナログ検波部、101…デジタル復調部。

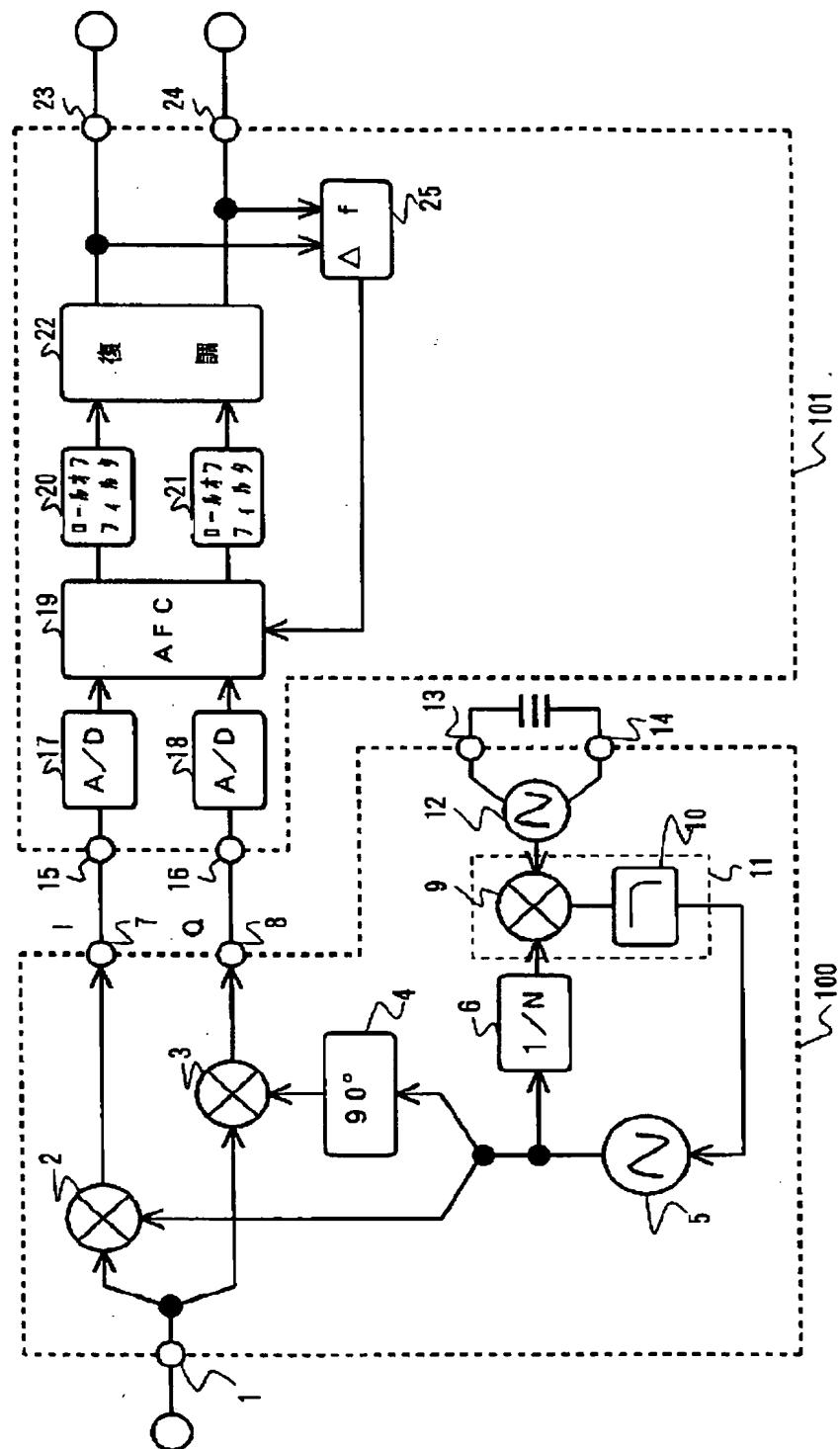
【図 1】



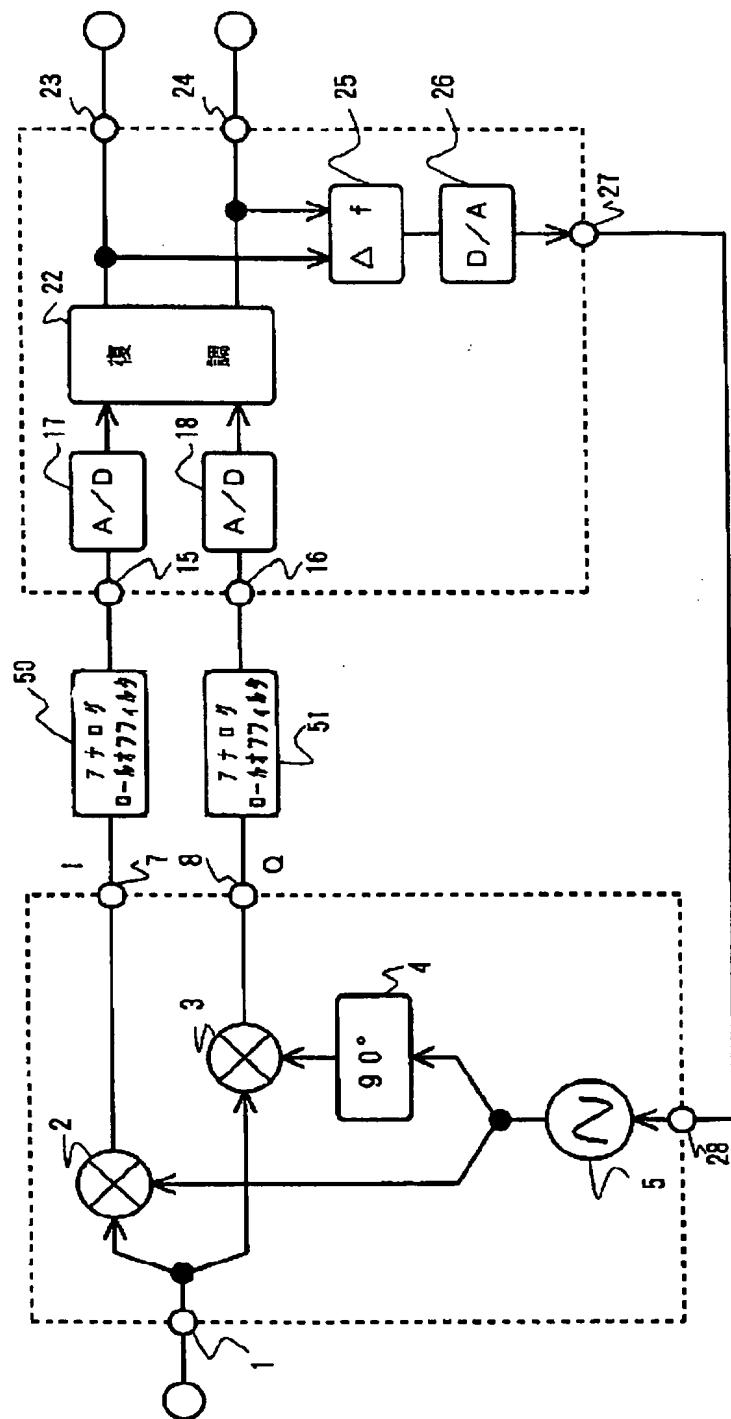
【図2】



【図3】



【図4】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.